

SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE

Publication number: JP2003068968 (A)

Publication date: 2003-03-07

Inventor(s): SENKAWA YASUhide

Applicant(s): PFU LTD

Classification:

- international: **H05K9/00; H01L25/00; H05K9/00; H01L25/00;** (IPC-7): H01L25/00; H05K9/00

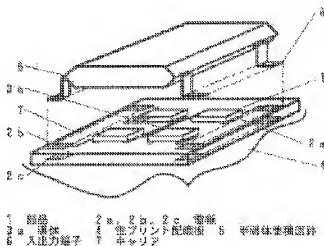
- European:

Application number: JP20010259681 20010829

Priority number(s): JP20010259681 20010829

Abstract of JP 2003068968 (A)

PROBLEM TO BE SOLVED: To realize a semiconductor integrated circuit device which is improved in mounting density and space saving, restrained from increasing in manufacturing cost by modularizing a part capable of stabilizing signal circuits which are usually separately arranged and a semiconductor integrated circuit, and kept compatible with or can be replaced with another semiconductor integrated circuit device obtained by modularizing a semiconductor integrated circuit that forms signal circuits and a semiconductor integrated circuit additionally provided with parts when necessary. **SOLUTION:** A carrier is equipped with an electrode corresponding to a part which makes a signal circuit stable, furthermore electrodes corresponding to the input/output terminals of a semiconductor integrated circuit are provided on the top surface of the carrier, an electrode connected to a main printed wiring board is provided on the top surface or undersurface of the carrier, and the part and the semiconductor integrated circuit are connected to each other and furthermore connected to the main printed wiring board.



Data supplied from the **esp@cenet** database — Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-68968

(P2003-68968A)

(43) 公開日 平成15年3月7日(2003.3.7)

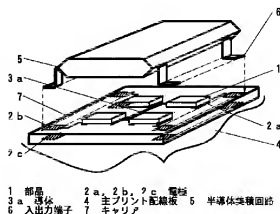
(51) Int.Cl. ⁷	識別記号	F I	データベース(参考)
H 0 1 L 25/00		H 0 1 L 25/00	B 5 E 3 2 1
H 0 5 K 9/00		H 0 5 K 9/00	R
審査請求 未請求 請求項の数12 O L (全 13 頁)			
(21) 出願番号	特願2001-259681(P2001-259681)	(71) 出願人	000136136 株式会社ピーエフユー 石川県河北郡宇ノ気町宇野気ヌ98番地の 2
(22) 出願日	平成13年8月29日(2001.8.29)	(72) 発明者	千川 康秀 石川県河北郡宇ノ気町宇野気ヌ98番地の 2 株式会社ピーエフユー内 Fターム(参考) 5E321 A401 B344 G005

(54) 【発明の名称】 半導体集積回路装置

(57) 【要約】

【課題】 本発明は、半導体集積回路装置に関わり、通常は個別に配置する信号回路を安定化できる部品と半導体集積回路とをモジュール化して高密度と省スペースとコストアップの抑制と、さらに信号回路を構成する半導体集積回路と、部品を付加し半導体集積回路をモジュール化した半導体集積回路装置との互換性を維持し、必要に応じ置換できる半導体集積回路装置を実現する。

【解決手段】 本発明は、キャリアに信号回路を安定化できる部品に対応する電極を備え、さらに当該キャリアの上面に半導体集積回路の入出力端子に対応する電極と、当該キャリアの下面または上面に主プリント配線板と接続する電極とを備え、前記部品と前記半導体集積回路とを接続して前記主プリント配線板に接続する。



1 部品 2 a, 2 b, 2 c 電極
3 a 基板 4 主プリント配線板 5 半導体集積回路
6 入出力端子 7 キャリア

【特許請求の範囲】

【請求項1】 半導体集積回路(5)の入出力端子(6)をキャリア(7)を介して主プリント配線板(4)に実装する半導体集積回路装置において、キャリア(7)に信号回路を安定化できる部品(1)に対応する電極(2a)を備え、さらに当該キャリア(7)の上面に半導体集積回路(5)の入出力端子(6)に対応する電極(2b)と、当該キャリア(7)の下面または上面に主プリント配線板(4)と接続する電極(2c)とを備え、前記部品(1)と前記半導体集積回路(5)とを接続して前記主プリント配線板(4)に接続する、ことを特徴とする半導体集積回路装置。

【請求項2】 前記半導体集積回路装置は、前記半導体集積回路(5)をリードスルー部品(9)で構成する、ことを特徴とする請求項1記載の半導体集積回路装置。

【請求項3】 前記キャリア(7)は、前記主プリント配線板(4)と接続する前記電極(2c)を、前記半導体集積回路(5)の前記入出力端子(6)に対応する前記電極(2b)と略同一の形状にするとともに前記電極(2b)と同一の信号配置にする、ことを特徴とする請求項1または2記載の半導体集積回路装置。

【請求項4】 前記半導体集積回路装置は、前記主プリント配線板(4)と接続する前記電極(2c)を、はんだボール(10)で形成する、ことを特徴とする請求項3記載の半導体集積回路装置。

【請求項5】 前記半導体集積回路装置は、前記部品(1)を、前記半導体集積回路(5)の投影面積の外部に配置する、ことを特徴とする請求項1ないし4記載の半導体集積回路装置。

【請求項6】 前記半導体集積回路装置は、前記部品(1)を、前記半導体集積回路(5)の投影面積の内部に配置する、ことを特徴とする請求項1ないし4記載の半導体集積回路装置。

【請求項7】 前記半導体集積回路装置は、前記キャリア(7)を、前記半導体集積回路(5)の投影面積内に構成する、ことを特徴とする請求項1ないし4記載の半導体集積回路装置。

【請求項8】 前記半導体集積回路装置は、前記キャリア(7)に前記部品(1)と前記半導体集積回路(5)とを実装した外形寸法は、前記主プリント配線板(4)に実装する他の部品または他の半導体集積回路より高い外形寸法にする、ことを特徴とする請求項5ないし7記載の半導体集積回路装置。

【請求項9】 前記キャリア(7)は、

当該キャリア(7)を2重以上でなる多重構成とし、各々には他と接続する電極(2d)を構成し、最下部には下部に前記主プリント配線板(4)と接続する前記電極(2c)を構成する、

ことを特徴とする請求項1ないし8記載の半導体集積回路装置。

【請求項10】 前記キャリア(7)は、当該キャリア(7)に前記部品(1)を埋め込んで構成する、ことを特徴とする請求項1ないし9記載の半導体集積回路装置。

【請求項11】 前記キャリア(7)に電磁波を遮蔽するシールドキャップ(11)を接続する、ことを特徴とする請求項1ないし10記載の半導体集積回路装置。

【請求項12】 前記主プリント配線板(4)に直接接続する前記半導体集積回路(5)と、当該半導体集積回路(5)に前記部品(1)を接続して前記入出力端子(6)を前記キャリア(7)を介して前記主プリント配線板(4)に実装する半導体集積回路装置とを置換可能にする、ことを特徴とする請求項1ないし11記載の半導体集積回路装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体集積回路装置に関わり、通常は個別に配置する抵抗やダイオードなどの回路動作の安定や保護のための部品やレベル変換のための部品そしてデカップリングコンデンサなどの信号回路を安定化できる部品と半導体集積回路とをモジュール化して高密度と省スペースとの実現とコストアップの抑制とができ、さらに信号回路を構成する半導体集積回路と、当該信号回路を安定化できる部品を付加し半導体集積回路をモジュール化した半導体集積回路装置とを物理的および電気的互換性を維持し、必要に応じて置換可能なようにする半導体集積回路装置に関するものである。

【0002】

【従来の技術】 図10に従来の個別に配置する信号回路を安定化できる部品と半導体集積回路とのモジュール化前の半導体集積回路装置を示す。また図11に従来の信号回路を安定化できる部品と半導体集積回路とのモジュール化を実現した例の半導体集積回路装置を示す。

【0003】 同図において、51は部品であり、半導体集積回路5に外付けして信号回路を安定化できる例えば抵抗など電気回路の個別の構成物である。52は電極であり、部品51や半導体集積回路55そして主プリント配線板54と接続するために銅箔などの導電物で形成する。54は主プリント配線板であり、部品51や半導体集積回路55を実装して所定の電気回路を形成できる

ように、絶縁板の表面あるいは内部に部品51や半導体集積回路55の電極52間を接続する導体を形成したものである。55は半導体集積回路であり、所定の電気回路を形成できるように複数の半導体素子と半導体素子間との配線とを一つの基板に収納した電気回路部品である。56は入出力端子であり、半導体集積回路55と外部との接続をする通常は平板状の電導物となる。57は副プリント配線板であり、部品51や半導体集積回路55を実装して所定の電気回路を主プリント配線板54上とは別に形成できるように、絶縁板の表面あるいは内部に部品51や半導体集積回路55の電極52間を接続する導体を形成したものである。58はフットプリントであり、表面実装する形態の部品51や半導体集積回路55を主プリント配線板54や副プリント配線板57に実装し他と接続するため銅箔などの電導物で形成する。62は端子であり、半導体集積回路55の入出力端子56に代わって副プリント配線板57に実装しモジュール化した半導体集積回路装置を主プリント配線板54と接続するために対応する電導物となる。

【0004】従来例の半導体集積回路装置は、情報処理機器の高速度化と低電圧化した信号回路において、信号波形の乱れは信号回路の安定的な動作に多くの影響を与える要因となっているが、例えばバスライン信号の信号回路において、伝送路のインピーダンスの不整合による反射を防止するために終端抵抗を配置し配線を施すことがある。しかしバスライン信号の信号回路では数多くの終端抵抗を必要とし、図10に示すように半導体集積回路55の入出力端子56の電極52の極近傍に信号回路を安定化できる部品51となる終端抵抗を配置し配線を施さなければならないが、配線量の多さに対応し、当該部分に適用するのみに止まらず全面的に高価な高密度配線の可能なプリント配線板を適用し新規に設計あるいは改版設計しても、理想的である半導体集積回路55の極近傍に終端抵抗を部品寸法などの物理的な制限で配置しきれず、終端抵抗の挿入位置によっては、効果の現れない場合も発生するという問題点を抱えて、やむなく離れた場所に配置する結果、伝送路のインピーダンスの不整合が発生する場合がある。

【0005】しかし図11に示すように、半導体集積回路55の近傍に信号回路を安定化できる部品51を配置するべく半導体集積回路装置55の信号回路を安定化できる部品51と半導体集積回路55とを一括して副プリント配線板57に実装して主プリント配線板54と端子62で接続することでモジュール化し対応して当該モジュールの投影面積Bは半導体集積回路55の周辺に信号回路を安定化できる部品51を配置しても部品寸法などの物理的な制限で、当該半導体集積回路55の投影面積Aより大きくなり他の部品との干渉が発生することがある。

【0006】また例えばバスライン信号の信号回路にお

いてバスライン信号のすべてが同位相で伝送される場合には、信号回路の半導体集積回路55に大電流が必要となる。この場合に備えて略半導体集積回路55の1個毎に信号回路を安定化できる部品51となるデカップリングコンデンサが配置されるが当該デカップリングコンデンサについても負荷との配線を極短くする要求が存在する。

【0007】

【発明が解決しようとする課題】本発明は、前記の従来の半導体集積回路装置における次の問題点解決を課題とする。

【0008】1) 高速度化と低電圧化した信号回路において、信号波形の乱れは信号回路の安定的な動作に多くの影響を与える要因となっている。

【0009】2) さらに信号回路の乱れの最大の原因の一つは、信号回路の伝送路のインピーダンスの不整合による反射であり、その対策として伝送路の終端に伝送路のインピーダンスと整合する終端抵抗を挿入することが行われるが、当該終端抵抗の挿入位置によっては、効果の現れない場合も発生するという問題点がある。

【0010】3) 当該終端抵抗の挿入位置を効果の現れるように伝送路の終端になるようにするには終端抵抗の挿入位置を伝送路の終端になる半導体集積回路の入力端子の極近くにする必要があるが、終端抵抗の部品寸法などの物理的な制限で入力端子の極近くにすることができないことが多く発生するという問題点もある。

【0011】

【課題を解決するための手段】本発明は上記問題を解決するために、半導体集積回路の入出力端子をキャリアを介して主プリント配線板に実装する半導体集積回路装置において、キャリアに信号回路を安定化できる部品に対応する電極を備え、さらに当該キャリアの上面に半導体集積回路の入出力端子に対応する電極と、当該キャリアの下面または上面に主プリント配線板と接続する電極とを備え、前記部品と前記半導体集積回路とを接続して前記主プリント配線板に接続することを特徴とする。

【0012】この手段によって、信号回路を安定化できる部品と半導体集積回路とを一括してキャリアに実装することで立体的にモジュール化し、信号回路を構成する半導体集積回路と、当該信号回路を安定化できる部品を付加して半導体集積回路をモジュール化した半導体集積回路装置とを物理的および電気的互換性を維持し、必要に応じて主プリント配線板を改版することなく置換可能ないようにして、信号回路を安定化できる部品を最適な配置にできるとともに、安定した信号回路にできる高密度なプリント回路板にすることができ半導体集積回路装置とする。

【0013】

【発明の実施の形態】まず、図1ないし図3に示すように本発明の半導体集積回路装置は、半導体集積回路5の

入出力端子6をキャリア7を介して主プリント配線板4に実装する半導体集積回路装置において、キャリア7に信号回路を安定化できる部品1に対応する電極2aを備え、さらに当該キャリア7の上面に半導体集積回路5の入出力端子6に対応する電極2bと、当該キャリア7の下面または上面に主プリント配線板4と接続する電極2cを備え、前記部品1と前記半導体集積回路5とを接続して前記主プリント配線板4に接続する。

【0014】この手段によって、信号回路を安定化できる部品と半導体集積回路とを一括してキャリアに実装することで立体的にモジュール化し、信号回路を安定化できる部品を最適な配置にすることができる作用を得る。

【0015】次に、図4に示すように本発明の半導体集積回路装置は、前記半導体集積回路5をリードレス部品9で構成する。

【0016】この手段によって、信号回路に対応する半導体集積回路を、リードレス部品で構成して当該半導体集積回路装置を小型化する、とともに互換性を保つことができる作用を得る。

【0017】また、図5に示すように本発明の半導体集積回路装置は、前記キャリア7の前記主プリント配線板4と接続する前記電極2cを、前記の半導体集積回路5の前記入出力端子6に対応する前記電極2bと略同一の形状にするとともに前記電極2bと同一の信号配置にする。

【0018】この手段によって、キャリアの主プリント配線板と接続する電極を、半導体集積回路の入出力端子と互換できる形状と信号配置にして、信号回路を安定化できる部品と半導体集積回路とを一括してキャリアに実装する立体的なモジュール化形態の半導体集積回路装置と、信号回路を安定化できる部品と半導体集積回路とを個別に実装する平面的な形態の通常の半導体集積回路装置とを、電気的かつ物理的に互換性のあるものにする作用を得る。

【0019】また、図4に示すように本発明の半導体集積回路装置は、前記主プリント配線板4と接続する前記電極2cを、はんだボール10で形成する。

【0020】この手段によって、主プリント配線板と接続する電極をはんだボールで形成することで、生産性を良好にするとともに、半導体集積回路装置を小型化することができる作用を得る。

【0021】さらに、図4に示すように本発明の半導体集積回路装置は、前記部品1を、前記半導体集積回路5の投影面積の外側に配置することとする。

【0022】この手段によって、信号回路を安定化できる部品を、半導体集積回路の投影面積より外部に配置することで、半導体集積回路の投影面積より外部に配置した部品を信号回路の試験や検査のためのプロービングポイントに設定することができる作用を得る。

【0023】また、図3に示すように本発明の半導体集

積回路装置は、前記部品1を、前記半導体集積回路5の投影面積の内部に配置することにした。

【0024】この手段によって、信号回路を安定化できる部品を、半導体集積回路の投影面積の内部に配置することで、信号回路を安定化できる部品と半導体集積回路とを一括してキャリアに実装する立体的なモジュール化形態の半導体集積回路装置を小型化することができる作用を得る。

【0025】さらに、図5に示すように本発明の半導体集積回路装置は、前記キャリア7を、前記半導体集積回路5の投影面積内に構成する。

【0026】この手段によって、キャリアを前記半導体集積回路の投影面積内に構成することで、信号回路を安定化できる部品と半導体集積回路とを一括して実装する立体的なモジュール化形態の半導体集積回路装置を小型化することができる作用を得る。

【0027】次に、図6に示すように本発明の半導体集積回路装置は、前記キャリア7に前記部品1と前記半導体集積回路5とを実装した外形寸法は、前記主プリント配線板4に実装する他の部品または他の半導体集積回路より高い外形寸法にする。

【0028】この手段によって、主プリント配線板に実装する他の部品あるいは他の半導体集積回路より高い外形寸法とすることで、部品の干渉を防ぐと共に当該半導体集積回路装置の冷却効果を他よりも高めることができる作用を得る。

【0029】次に、図7に示すように本発明の半導体集積回路装置は、前記キャリア7を2重以上でなる多重構成とし、各々には他と接続する電極2dを構成し、最下部には下部に前記主プリント配線板4と接続する前記電極2cを構成する。

【0030】この手段によって、キャリアを多重構成とし、多数の前記部品を構成する場合にも対応することができる作用を得る。

【0031】次に、図8に示すように本発明の半導体集積回路装置は、前記キャリア7に前記部品1を埋め込んで構成する。

【0032】この手段によって、キャリアに前記部品を埋め込んでモジュール化構成し、当該半導体集積回路装置を薄い外形に抑えることができる作用を得る。

【0033】また、図9に示すように本発明の半導体集積回路装置は、前記キャリア7に電磁波を遮蔽するシールドキャップ11を接続する。

【0034】この手段によって、前記キャリアに電磁波を遮蔽できるシールドキャップを接続することで、当該半導体集積回路装置の電磁波を遮蔽できる作用を得る。

【0035】さらに、図2に示すように本発明の半導体集積回路装置は、前記主プリント配線板4に直接接続する前記半導体集積回路5と、当該半導体集積回路5に前記部品1を接続して前記入出力端子6を前記キャリア7

を介して前記主プリント配線板4に実装する半導体集積回路装置とを置換可能にする。

【0036】この手段によって、信号回路を安定化できる部品と半導体集積回路とを一括してキャリアに実装する立体的なモジュール化形態の半導体集積回路装置と、信号回路を安定化できる部品と半導体集積回路とを個別に実装する平面的な形態の通常の半導体集積回路装置とを、電気的かつ物理的に互換性のあるものにして、部品の取替によって信号回路を安定化できる作用を得る。

【0037】

【実施例】以下、図1ないし図9の本発明に関わる実施例の図面を参照して本発明の実施の形態を順次説明する。なお、以下において、同一部分は同一符号を付し、詳細の説明を省略することができる。

【0038】図1ないし図3は、本発明の原理図であり、図1に概要斜視図を示し、図2および図3に側面図を示す。

【0039】図面において、1は部品であり、半導体集積回路5以外付けして信号回路を安定化できる例えば抵抗など電気回路の個別の構成物である。2a、2b、2cは電極であり、部品1に対応する電極2aや半導体集積回路5に対応する電極2b、そして主プリント配線板4に対応する電極2cであり、各々の電極と他とを接続するために銅箔などの電導物で形成する。3a、3bは導体であり、部品1や半導体集積回路5そして主プリント配線板4に対応する電極間を接続する導体3aと信号配置を変換する導体3bととなり、銅箔などの電導物からなる。4は主プリント配線板であり、部品1や半導体集積回路5を実装して所定の電気回路を形成できるように、絶縁板の表面あるいは内部に部品1や半導体集積回路5の電極間を接続する導体を形成したものである。5は半導体集積回路であり、所定の電気回路を形成できるように複数の半導体素子と半導体素子間の配線とを一つの基板上に収納した電気回路部品であり、主プリント配線板4に実装する半導体集積回路5とキャリア7に実装する半導体集積回路5とがある。6は入出力端子であり、半導体集積回路5と外部との接続をする通常の平板状の電導物からなる。なお、後記のはんだボールの場合もある。7はキャリアであり、部品1や半導体集積回路5を実装して所定の電気回路を主プリント配線板4上とは別に形成できるように、絶縁板の表面あるいは内部に部品1や半導体集積回路5の電極間を接続する導体3aや信号配置を変換する導体3bを形成したものである。1、2は端子であり、半導体集積回路5の入出力端子6に代わってキャリア7に実装しモジュール化した半導体集積回路装置を主プリント配線板4と接続するために対応する電導物からなる。

【0040】図1ないし図2において、例えば半導体集積回路5がSOP型の表面実装型であり信号回路を安定化できる部品1とキャリア7の片面に表面実装する場合

について説明する。信号回路を安定化できる部品を最適な配置にできるとともに、図2(b)、(c)に示す信号回路を安定化できる部品と半導体集積回路とを立体的にモジュール化したものと、図2(a)に示すモジュール化しない半導体集積回路との互換性維持手段として、次のような構成とする。

【0041】信号回路を安定化できる部品1は、半導体集積回路5と低い形態でモジュール化できるように、できるだけ扁平な形態のチップ部品とする。

【0042】半導体集積回路5は、前記のできるだけ扁平な形態の信号回路を安定化できる部品1と干渉しない空間をキャリア7の表面と半導体集積回路5の本体底面との間に設定した入出力端子6でなる形態とする。

【0043】キャリア7は両面に導体を形成できるように絶縁板を用いて、片面にSOP型の半導体集積回路5と表面実装型の信号回路を安定化できる部品1とを実装できるように、信号回路を安定化できる部品1に対応する電極2aと、当該信号回路に対応する半導体集積回路5の入出力端子6に対応する電極2bと、各々の電極間を接続する導体3aとを備える。もう一方の片面には前記信号回路を安定化できる部品1と前記半導体集積回路5とを主プリント配線板4のフットプリント8に一括して接続する電極2cと電極間を、例えば半導体集積回路のパッケージ形式の違いによって発生する信号配置の相違がある場合に備え、必要により電気的な互換性を維持できるようにするなどの導体3bとを設け、主プリント配線板4に一括して接続する電極2cに例えばばね網を折り曲げ前記SOP型の半導体集積回路5の入出力端子6に代わって対応できる端子12を設け、全体をリフローソルダリング技術を用いて接続し、モジュール化する。なお図2(c)に示すように、半導体集積回路5の入出力端子6に代わって対応できる端子12をキャリア7の上面に設け主プリント配線板4の下面に接続することもできる。

【0044】このことにより、信号回路を安定化できる部品と半導体集積回路とを一括してキャリアに実装し立体的にモジュール化するため、信号回路を安定化できる部品を最適な配置にできるとともに、安定した信号回路にできる高密度で高信頼性のプリント回路板にすることができる半導体集積回路装置とすることができる。

【0045】なお、キャリア7には信号回路を安定化できる部品1の数量に応じて図3に示すように両面に信号回路を安定化できる部品1を実装しても良い。また半導体集積回路5は図4に示すようにリードレス部品9であっても良い。さらに端子12はばね網を折り曲げた形態に代わって図4に示すようにはんだボール10であっても良い。

【0046】図3は、本発明の原理図であり、同図に側面図を示す。

【0047】図面において、例えば半導体集積回路5が

SOP型の表面実装型であり信号回路を安定化できる部品1をキャリア7の両面に表面実装する場合について説明する。信号回路を安定化できる部品を最適な配置にできるとともに、信号回路を安定化できる部品と半導体集積回路とを立体的にモジュール化したものと、モジュール化しない半導体集積回路との互換性維持手段として、次のような構成とする。

【0048】信号回路を安定化できる部品1は、半導体集積回路5と低い共振でモジュール化できるように、できるだけ扁平な形態のチップ部品とする。

【0049】半導体集積回路5は、前記のできるだけ扁平な形態の信号回路を安定化できる部品1と干渉しない空間をキャリア7の表面と半導体集積回路5の本体底面との間に設定した入出力端子6でなる形態とする。

【0050】キャリア7は両面に導体形成できるように絶縁板を用いて、片面にSOP型の半導体集積回路5と表面実装型の信号回路を安定化できる部品1とを実装できるように、信号回路を安定化できる部品1に対応する電極2aと、当該信号回路に対応する半導体集積回路5の入出力端子6に対応する電極2bと、各々の電極間を接続する導体3aとを備える。もう一方の片面には信号回路を安定化できる部品1に対応する電極2aと、前記信号回路を安定化できる部品1と前記の半導体集積回路5とを主プリント配線板4のフットプリント8に一括して接続する電極2bの投影位置となる電極2cと、例えば半導体集積回路のパッケージ形式の違いによって発生する信号配置の相違が有る場合に備え、必要により電気的な互換性を維持できるようにするなどの導体3bとを設け、主プリント配線板4に一括して接続する電極2cに例えばばね銅を折り曲げ前記SOP型の半導体集積回路5の入出力端子6に代わって対応できる端子12を設け、全体をリフローソルダリング技術を用いて接続し、モジュール化する。

【0051】このことによって、前記キャリアには、上面に信号回路を安定化できる部品に対応する半導体集積回路を表面実装するように電極を備え、下面に主プリント配線板との接続電極を構成するため、信号回路を安定化できる部品と半導体集積回路とを一括してキャリアに実装する立体的なモジュール化形態の半導体集積回路装置と、信号回路を安定化できる部品と半導体集積回路とを個別に実装する平面的な形態の通常の半導体集積回路装置とを、物理的に互換性のあるものにすることができる。

【0052】またこのことによって、主プリント配線板と接続する電極を、半導体集積回路の入出力端子と互換できる形状と信号配置にできるため、信号回路を安定化できる部品と半導体集積回路とを一括してキャリアに実装する立体的なモジュール化形態の半導体集積回路装置と、信号回路を安定化できる部品と半導体集積回路とを個別に実装する平面的な形態の通常の半導体集積回路装

置とを、電気的かつ物理的に互換性のあるものにすることができる。

【0053】さらにこのことによって、前記信号回路を安定化できる部品を、前記半導体集積回路のAで示す投影面積の内部に配置することができるため、部品と半導体集積回路とを一括してキャリアに実装する立体的なモジュール化形態の半導体集積回路装置を小型化することができる。

【0054】なお、キャリア7には信号回路を安定化できる部品1の数量に応じて図2に示すように片面に信号回路を安定化できる部品1を実装しても良い。また半導体集積回路5は図4に示すようにリードレス部品9であっても良い。さらに端子12はばね銅を折り曲げた形態に代わってを図4に示すようにはんだボール10であっても良い。

【0055】図4は、本発明の実施例図であり、同図に側面図を示す。

【0056】同図において、9はリードレス部品であり、フリップチップなど高密度に表面実装する形態の半導体集積回路5であって、キャリア7に実装し接続するための通常の扁平な入出力端子6が、半導体集積回路5自体の表面に設けた極小の導体である。10ははんだボールであり、主プリント配線板4とキャリア7との間にはんだによる接続に銅板などの電導物に代わって電導物と接続を併介するはんだとを一体化した球状体のはんだとなる。

【0057】同図において例えば半導体集積回路5をSOP型の表面実装型に代わってフリップチップなど小型化したリードレス部品9に代って多くの信号回路を安定化できる部品1をキャリア7の両面に表面実装する場合について説明する。信号回路を安定化できる部品を最適な配置にできるとともに、信号回路を安定化できる部品と半導体集積回路とを立体的にモジュール化したものと、モジュール化しない半導体集積回路との互換性維持手段として、次のような構成とする。

【0058】信号回路を安定化できる部品1は、半導体集積回路5とモジュール化できるように、投影面積の小さい形態のチップ部品とする。

【0059】キャリア7は両面に導体形成できるように絶縁板を用いて、片面にSOP型代わってリードレス部品9の半導体集積回路5と表面実装型の信号回路を安定化できる部品1とを実装できるように、信号回路を安定化できる部品1に対応する電極2aと、当該信号回路に対応する半導体集積回路5の入出力端子6に対応する電極2bと、各々の電極間を接続する導体3aとを備える。もう一方の片面には信号回路を安定化できる部品1に対応する電極2aと、前記信号回路を安定化できる部品1と前記半導体集積回路5とを主プリント配線板4のフットプリント8に一括して電気的かつ物理的な互換性を維持できるような形状と信号配置とする例えばSOP型

の半導体集積回路5に相当する位置となる電極2cと、例えば半導体集積回路のパッケージ形式の違いによって発生する信号配置の相違がある場合に備え、電極間を必要により電気的な互換性を維持できるようにするなどの導体3bとを設け、主プリント配線板4のフットプリント8に一括して接続する電極2cに例えば前記SOP型の半導体集積回路5の入出力端子6に代わって対応できるはんだボール10を設け、全体をリフローソルダリング技術を用いて接続し、モジュール化する。

【0060】このことによつて、信号回路に対応する半導体集積回路は、リードレス部品で構成ができるため、当該半導体集積回路装置を小型化することができる。

【0061】またこのことによつて、主プリント配線板と接続する電極を、前記半導体集積回路の入出力端子と略同一の形状と同一信号配置とができるため、信号回路を安定化できる部品と半導体集積回路とを一括してキャリアに実装する小型化した立体的なモジュール形態の半導体集積回路装置と、信号回路を安定化できる部品と半導体集積回路とを個別に実装する平面的な形態の通常の半導体集積回路装置とを、小形化と電気的かつ物理的な互換性のあるものにする事ができる。

【0062】さらにこのことによつて、主プリント配線板と接続する電極をはんだボールで形成することができるため、生産性を良好にして、半導体集積回路装置を小型化することができる。

【0063】またこのことによつて、前記信号回路を安定化できる部品を、前記半導体集積回路のAで示す投影面積より外のBで示す外部に配置することができるため、プロビングポイントを設定することが困難な半導体集積回路の投影面積より外部に配置した部品を信号回路の試験や検査のためのプロビングポイントに設定することができる。

【0064】図5は、本発明の他の実施例図であり、同図に側面図を示す。

【0065】同図において、例えば半導体集積回路5がSOJ型の表面実装型であり信号回路を安定化できる部品1をキャリア7の両面に表面実装する場合について説明する。信号回路を安定化できる部品を最適な配置にできるとともに、小型化し、信号回路を安定化できる部品と半導体集積回路とを立体的にモジュール化したものと、モジュール化しない半導体集積回路との互換性維持手段として次のような構成とする。

【0066】信号回路を安定化できる部品1は、半導体集積回路5と低い形態でモジュール化できるように、できるだけ扁平な形態のチップ部品とする。

【0067】キャリア7は両面に導体を形成できるように絶縁板を用いて、片面にSOJ型の半導体集積回路5と表面実装型の信号回路を安定化できる部品1とを実装できるように、信号回路を安定化できる部品1に対応する電極2aと、当該信号回路に対応する半導体集積回路

5の入出力端子6に対応する電極2bと、各々の電極間を接続する導体3aとを備える。もう一方の片面には前記信号回路を安定化できる部品1に対応する前記電極2aと、前記信号回路を安定化できる部品1と前記半導体集積回路5とを主プリント配線板4のフットプリント8に一括して電気的かつ物理的な互換性を維持できるように形状と信号配置とする電極2bの投影位置となる電極2cと、例えば半導体集積回路のパッケージ形式の違いによって発生する信号配置の相違がある場合に備え、電極間を電気的な互換性を維持できるようにするなどの導体3bとを設け、主プリント配線板4に一括して接続する電極2cに例えばはね銅を折り曲げ前記SOJ型の半導体集積回路5の入出力端子6に代わって対応できる端子12を設け、全体をリフローソルダリング技術を用いて接続し、モジュール化する。

【0068】このことによつて、キャリアは前記半導体集積回路のAで示す投影面積内に構成することができるため、信号回路を安定化できる部品と半導体集積回路とを一括してキャリアに実装する立体的なモジュール形態の半導体集積回路装置を小型化することができる。

【0069】図6は、本発明の他の実施例図であり、同図に側面図を示す。

【0070】同図において、例えば半導体集積回路5がSOP型の表面実装型であり信号回路を安定化できる部品1をキャリア7の両面に表面実装する場合について説明する。信号回路を安定化できる部品を最適な配置にできるとともに、部品の干渉を防止しさらに冷却効果を高め、信号回路を安定化できる部品と半導体集積回路とを立体的にモジュール化したものと、モジュール化しない半導体集積回路との互換性維持手段として次のような構成とする。

【0071】信号回路を安定化できる部品1は、半導体集積回路5と低い形態でモジュール化できるように、できるだけ扁平な形態のチップ部品とする。

【0072】半導体集積回路5は、前記のできるだけ扁平な形態の信号回路を安定化できる部品1と冷却風が通過できる空間を信号回路を安定化できる部品1の表面と半導体集積回路5の本体底面との間に設定した入出力端子6となる形態とする。

【0073】キャリア7は両面に導体を形成できるように絶縁板を用いて、片面にSOP型の半導体集積回路5と表面実装型の信号回路を安定化できる部品1とを実装できるように、信号回路を安定化できる部品1に対応する電極2aと、当該信号回路に対応する半導体集積回路5の入出力端子6に対応する電極2bと、各々の電極間を接続する導体3aとを備える。もう一方の片面には前記信号回路を安定化できる部品1に対応する前記電極2aと、前記信号回路を安定化できる部品1と前記半導体集積回路5とを主プリント配線板4のフットプリント8に一括して電気的かつ物理的な互換性を維持できるように

形状と信号配置とする電極2bの投影位置となる電極2cと、例えば半導体集積回路のパッケージ形式の違いによって発生する信号配置の相違がある場合に備え、電極間を電気的な互換性を維持できるようにするなどの導体3bとを設け、主プリント配線板4に一括して接続する電極2cに例えばおねを折り曲げ前記SOP型の半導体集積回路5の入出力端子6に代わって対応できる端子12を設け、全体をリフローソルダリング技術を用いて接続し、モジュール化する。

【0074】このことによって、主プリント配線板に実装する他の部品あるいは他の半導体集積回路の高さhより高いHで示す外形とすることができるため、当該半導体集積回路装置の冷却効果を他よりも高めることができる。なお図9(a)に示す形態の他に図9(b)に示す形態では他の部品との干渉を容易に回避することができる。

【0075】図7は、本発明の他の実施例図であり、同図に側面図を示す。

【0076】同図において例えば半導体集積回路5がSOP型の表面実装型であり信号回路を安定化できる部品1を2重で構成するキャリア7の両面に表面実装する場合について説明する。信号回路を安定化できる部品を最適な配置にできるとともに、多数の前記部品を構成する場合にも対応し、信号回路を安定化できる部品と半導体集積回路とを立体的にモジュール化したものと、モジュール化しない半導体集積回路との互換性維持手段として次のような構成とする。

【0077】信号回路を安定化できる部品1は、半導体集積回路5と低い形態でモジュール化できるように、できるだけ扁平な形態のチップ部品とする。

【0078】半導体集積回路5は、前記のできるだけ扁平な形態の信号回路を安定化できる部品1と干渉しない空間をキャリア7の表面と半導体集積回路5の本体底面との間に設定した入出力端子6でなる形態とする。

【0079】キャリア7は2重でなる多重構成とし、各々には前記信号回路を安定化できる部品1に対応する電極2aおよび/または半導体集積回路5に対応する入出力端子6に対応する電極2bに加えて他の層と接続する電極2dを構成し、最下部には下部に前記信号回路を安定化できる部品1に対応する前記電極2aに加えて主プリント配線板4のフットプリント8と接続する電極2cと各々の電極間を接続する導体3aとを構成する。さらに図示しない、例えば半導体集積回路のパッケージ形式の違いによって発生する信号配置の相違がある場合に備え、電極間を電気的な互換性を維持できるようにするなどの導体と、電極2cに例えばおねを折り曲げ前記SOP型の半導体集積回路5の入出力端子6に代わって対応できる端子12を設け、他の層と接続する電極2dには間隔を接続する図示しない例えばおねを折り曲げた導体を挟み、全体をリフローソルダリング技術を用いて

接続し、モジュール化する。なお図9(b)に示すように電極2d形態の接続と端子12とをはんだボール10に代える形態でも良い。

【0080】このことによって、キャリアを多重構成とすることができるため、多数の前記部品を構成する場合にも対応することができる。

【0081】図8は、本発明の他の実施例図であり、同図に側面図を示す。

【0082】同図において例えば半導体集積回路5がSOP型の表面実装型であり信号回路を安定化できる部品1をキャリア7の両面に印刷等で埋め込んで形成する場合について説明する。信号回路を安定化できる部品を最適な配置にできるとともに、半導体集積回路装置を薄い外形に抑え、信号回路を安定化できる部品と半導体集積回路とを立体的にモジュール化したものと、モジュール化しない半導体集積回路との互換性維持手段として次のような構成とする。

【0083】信号回路を安定化できる部品1は、例えば抵抗体のめっきや蒸着として印刷による形成あるいは極薄サイズにしたチップ部品の溶接等でキャリア7の両面に埋め込んで形成する。

【0084】半導体集積回路5は、前記の形態の信号回路を安定化できる部品1と干渉しない空間を信号回路を安定化できる部品1の表面と半導体集積回路5の本体底面との間に設定した入出力端子6でなる形態とする。

【0085】キャリア7は片面にSOP型の半導体集積回路5を実装できるように、当該信号回路に対応する半導体集積回路5の入出力端子6に対応する電極2bと、各々の電極間を接続する導体3aとを備える。もう一方の片面には前記信号回路を安定化できる部品1と前記半導体集積回路5とを主プリント配線板4のフットプリント8一括して電気的かつ物理的互換性を維持できるように形状と信号配置とする電極2bの投影位置となる電極2cと、例えば半導体集積回路のパッケージ形式の違いによって発生する信号配置の相違がある場合に備え、電極間を電気的な互換性を維持できるようにするなどの導体3bとを設け、主プリント配線板4に一括して接続する電極2cに例えば前記SOP型の半導体集積回路5の入出力端子6に代わって対応できるはんだボール10を設け、全体をリフローソルダリング技術を用いて接続し、モジュール化する。

【0086】このことによって、キャリアに前記部品を埋め込んで構成することができるため、当該半導体集積回路装置を薄い外形に抑えることができる。

【0087】図9は、本発明の他の実施例図であり、同図に側面図を示す。

【0088】同図において、11はシールドキャップであり、半導体集積回路装置の電磁波対策にできる薄ばね板からなる電磁波の遮蔽材である。

【0089】同図において、例えば半導体集積回路5が

SOP型の表面実装型であり信号回路を安定化できる部品をキャリア7の両面に表面実装する場合について説明する。信号回路を安定化できる部品を最適な配置にできるとともに、電磁波に関わる対応策にできるように信号回路を安定化できる部品と半導体集積回路とを立体的にモジュール化したものと、モジュール化しない半導体集積回路との互換性維持手段として次のような構成とする。

【0090】信号回路を安定化できる部品1は、半導体集積回路5と低い誘導でモジュール化できるように、できるだけ扁平な形態のチップ部品とする。

【0091】キャリア7は導体を形成できるような絶縁板を用いて、端面にもシールドチップ11と接する導体を備え、当該導体と半導体集積回路5の接地回路に繋がる入出力端子6に対応する電極2bとの図示しない短絡を行い、片面にSOP型の半導体集積回路5と表面実装型の信号回路を安定化できる部品1とを実装できるように、信号回路を安定化できる部品1に対応する電極2aと、当該信号回路に対応する半導体集積回路5の入出力端子6に対応する電極2bと、各々の電極間を接続する導体3aとを備える。もう一方の片面には前記信号回路を安定化できる部品1に対応する前記電極2aと、前記信号回路を安定化できる部品1と前記半導体集積回路5とを主プリント配線板4のフットプリント8に一括して電気的かつ物理的互換性を維持できるような形状と信号配置とする電極2bの投影位置となる電極2cと、例えば半導体集積回路のパッケージ形状の違いによって発生する信号配置の相違が有る場合に備え、電極間を電気的な互換性を維持できるようにするなどの導体3bとを設け、主プリント配線板4に一括して接続する電極2cに例えばばね銅を折り曲げ前記SOP型の半導体集積回路5の入出力端子6に代わって対応できる端子12を設け、全体をリフローソルダリング技術を用いて接続し、シールドキャップ11で半導体集積回路5周辺を開んで接地回路に繋がるようにしてモジュール化する。

【0092】このことによって、前記キャリアにシールドキャップを接続することができるため、当該半導体集積回路装置の電磁波に関わる対応策にすることができる。

【0093】

【発明の効果】以上説明したように、本発明は、次の効果が期待できる。

【0094】まず、半導体集積回路の入出力端子をキャリアを介して主プリント配線板に実装する半導体集積回路装置において、キャリアに信号回路を安定化できる部品に対応する電極を備え、さらに当該キャリアの上面に半導体集積回路の入出力端子に対応する電極と、当該キャリアの下面または上面に主プリント配線板と接続する電極とを備え、前記部品と前記半導体集積回路とを接続して前記主プリント配線板に接続する。

【0095】このことで、信号回路を安定化できる部品と半導体集積回路とを一括してキャリアに実装しモジュール化するため、信号回路を構成する半導体集積回路と、当該信号回路を安定化できる部品を付加して半導体集積回路をモジュール化した半導体集積回路装置とを物理的および電気的互換性を維持し、必要に応じて主プリント配線板を改板することなく置換可能なようにし、信号回路を安定化できる部品を最適な配置にできるとともに、安定した信号回路にできる高密度で高信頼性のプリント回路板にできる半導体集積回路装置にすることができ。

【0096】次に、前記半導体集積回路装置は、前記半導体集積回路をリードレス部品で構成する。

【0097】このことで、半導体集積回路は、リードレス部品であるため、前記の効果に加え、当該半導体集積回路装置を小型化するとともに互換性を保つことができる。

【0098】さらに、前記キャリアは、前記主プリント配線板と接続する前記電極を、前記半導体集積回路の前記入出力端子に対応する前記電極と略同一の形状にするとともに前記電極と同一の信号配置にする。

【0099】このことで、主プリント配線板と接続する電極を、前記半導体集積回路の入出力端子と略同一の形状と同一信号配置とするため、前記の効果に加え、信号回路を安定化できる部品と半導体集積回路とを一括してキャリアに実装するモジュール化形態の半導体集積回路装置と、信号回路を安定化できる部品と半導体集積回路とを個別に実装する形態の通常の半導体集積回路装置とを、小形化と電気的かつ物理的に互換性のあるものにでき、他の部品等と干渉することなく容易に信号回路の所要に応じ選択と交換とに対応することができる。

【0100】また、前記半導体集積回路装置は前記主プリント配線板と接続する前記電極を、はんだボールで形成する。

【0101】このことで、主プリント配線板と接続する電極を、はんだボールで形成するため、前記の効果に加え、セルフアライメント効果や部品寸法精度の緩和などの、はんだボールを用いることの利点を得て、モジュール化形態品の生産性を良好にすることができる。

【0102】さらに、前記半導体集積回路装置は前記部品を、前記半導体集積回路の投影面積の外側に配置することにする。

【0103】このことで、信号回路を安定化できる部品を半導体集積回路の投影面積より外部に配置したため、前記の効果に加え、フロービングポイントを設定することが困難な場合に半導体集積回路の投影面積より外部に配置した部品を信号回路の試験や検査のためのフロービングポイントに設定することが必要な場合に特別な部品を用いずに対応することができる。

【0104】また、前記半導体集積回路装置は前記部品

を、前記半導体集積回路の投影面積の内部に配置することにする。

【0105】このことで、信号回路を安定化できる部品を、半導体集積回路の投影面積の内部に配置するため、前記の効果に加え、部品と半導体集積回路とを一括してキャリアに実装するモジュール化形態の半導体集積回路装置を小型化することができる。

【0106】さらに、前記半導体集積回路装置は前記キャリアを、前記半導体集積回路の投影面積内に構成する。

【0107】このことで、キャリアを前記半導体集積回路の投影面積内に構成するため、前記の効果に加え、信号回路を安定化できる部品と半導体集積回路とを一括してキャリアに実装するモジュール化形態の半導体集積回路装置をより小型化することができる。

【0108】次に、前記半導体集積回路装置は前記キャリアに前記部品と前記半導体集積回路とを実装した外形寸法は、前記主プリント配線板に実装する他の部品または他の半導体集積回路より高い外形寸法にする。

【0109】このことで、主プリント配線板に実装する他の部品あるいは他の半導体集積回路より高い外形とするため、前記の効果に加え、当該半導体集積回路装置の部品の干渉を防ぎまた冷却効果を高めることができる。

【0110】また、前記キャリアは2重以上でなる多重構成とし、各々には他と接続する電極を構成し、最下部には下部に前記主プリント配線板と接続する前記電極を構成する。

【0111】このことで、キャリアを多重構成とするため、前記の効果に加え、多数の信号回路を安定化できる部品を構成する場合にも対応することができる。

【0112】さらに、前記キャリアに前記部品を埋め込んで構成する。

【0113】このことで、キャリアに前記部品を埋め込んで構成できるため、前記の効果に加え、当該半導体集積回路装置を薄い外形に抑えることができる。

【0114】また、前記キャリアに電磁波を遮蔽するシールドキャップを接続する。

【0115】このことで、前記キャリアに電磁波を遮蔽

するシールドキャップを接続するため、前記の効果に加え、当該半導体集積回路装置の電磁波の遮蔽に関する対応策にすることができる。

【0116】さらに、前記主プリント配線板に直接接続する前記半導体集積回路と、当該半導体集積回路に前記部品を接続して前記入出力端子を前記キャリアを介して前記主プリント配線板に実装する半導体集積回路装置とを置換可能にする。

【0117】このことで、信号回路を構成する半導体集積回路と、当該信号回路を安定化できる部品を付加して半導体集積回路をモジュール化した半導体集積回路装置とを物理的および電気的互換性を維持し、必要に応じて容易に取り替えるため、前記の効果に加え、信号回路を安定化できる部品を最適な配置にできるとともに、安定した信号回路にすることができる。

【図面の簡単な説明】

【図1】本発明の原理図である。

【図2】本発明の原理図である。

【図3】本発明の原理図である。

【図4】本発明の実施例図である。

【図5】本発明の他の実施例図である。

【図6】本発明の他の実施例図である。

【図7】本発明の他の実施例図である。

【図8】本発明の他の実施例図である。

【図9】本発明の他の実施例図である。

【図10】従来例図である。

【図11】従来例図である。

【符号の説明】

1 部品

2a, 2b, 2c, 2d 電極

4 主プリント配線板

5 半導体集積回路

6 入出力端子

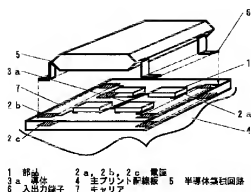
7 キャリア

9 リードレス部品

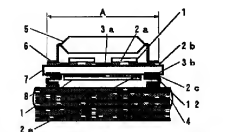
10 はんだボール

11 シールドキャップ

【図1】

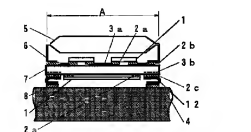


【図3】



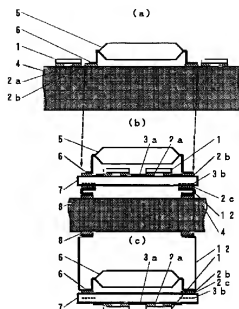
1 部品
a 部品
2 部品
a 部品
b 部品
c 部品
4 部品
5 部品

【図5】



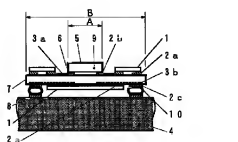
1 部品
a 部品
2 部品
a 部品
b 部品
c 部品
4 部品
5 部品

【図2】



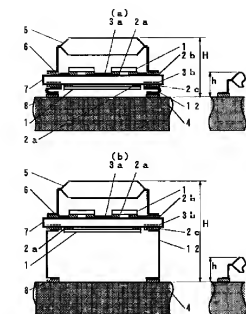
1 部品
a 部品
2 部品
a 部品
b 部品
c 部品
4 部品
5 部品

【図4】



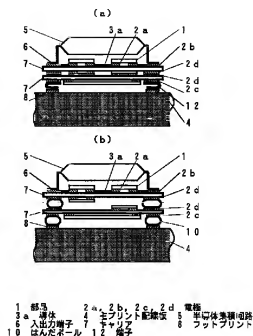
1 部品
a 部品
2 部品
a 部品
b 部品
c 部品
4 部品
5 部品

【図6】



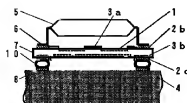
1 部品 2a, 2b, 2c 電極
3a, 3b 導体 4 主プリント配線板 5 半凸体兼導回路
6 入出力端子 7 キャリア 8 フットプリント
10 はんだボール 12 端子

【図7】



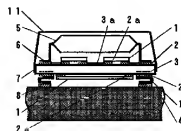
1 部品 2a, 2b, 2c, 2d 電極
3a, 3b 導体 4 主プリント配線板 5 半凸体兼導回路
6 入出力端子 7 キャリア 8 フットプリント
10 はんだボール 12 端子

【図8】



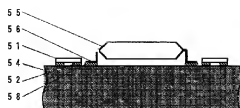
1 部品 2b, 2c 電極
3a, 3b 導体 4 主プリント配線板 5 半凸体兼導回路
6 入出力端子 7 キャリア 8 フットプリント
10 はんだボール

【図9】



1 部品 2a, 2b, 2c 電極
3a, 3b 導体 4 主プリント配線板 5 半凸体兼導回路
6 入出力端子 7 キャリア 8 フットプリント
11 シールドキャップ 12 端子

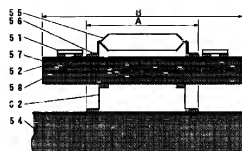
【図10】



51 絶縁
55 主プリント配線板
54 入出力端子

52 電極
56 半導体集積回路
53 フットプリント

【図11】



51 絶縁
55 主プリント配線板
54 入出力端子
56 フットプリント

52 電極
56 半導体集積回路
53 フットプリント
54 入出力端子